

実施課題番号：2007A1913

実施課題：高性能MOSトランジスタのためのSiNストレス印加膜の構造評価

実験責任者所属機関及び氏名：明治大学理工学部 小椋厚志

使用ビームライン：BL13XU

背景

近年歪 Si を利用してキャリアの移動度を向上させる手法が注目されている。Si の結晶に歪を与えることは、デバイスのキャリア移動度を増大し、性能を改善する技術として良く知られている。歪 Si の導入は、Ge や III-V 族化合物のような新たな材料に切り替えるよりも製造プロセスに与える影響が小さいため、より保守的なこの手法が好まれている。その手法の一つにプロセス誘起歪（ローカル歪）と呼ばれる手法が提案されている。これは SiN 薄膜を用い、SiN と Si の熱膨張差により Si に歪を導入する手法である。また、比較的新しい技術として超臨界膜厚 Super-Critical-Si-on-insulator (sc-SSOI) が注目を集めている。これは従来の SSOI 基板を応用したもので、基板最表面に位置する歪 Si 層の膜厚値が通常の SSOI 基板のものより大きいという特徴を有している。これにより、各種 LSI 製造プロセス導入に際し、基板歪の安定性の面から期待の大きな材料と言える。

目的

我々は前回プラズマ化学気相成長法 (P-CVD) で成膜された SiN 膜の応力と密度の間に明瞭な相関関係、また SiN 膜内密度の詳細を明らかにした。今回の実験ではより高い生産性が期待できる減圧化学気相成長法 (LP-CVD) で堆積した膜を用意したので、これについても前回の実験と同様な X 線反射率測定により SiN 膜の精密密度評価を行い、密度と成膜条件の詳細な相関を得ることを本実験の目的とする。

sc-SSOI 基板に関しては、前回の実験までに sc-SSOI 基板の歪 Si 層について均一な深さ方向歪分布を確認した。そこで今回は、conventional SOI 基板と sc-SSOI 基板について詳細なロッキングカーブ測定を行い sc-SSOI 基板の結晶性を評価する。

実験結果

反射率測定の結果を図 1 に示す。図 1 (a) は tensile 応力を有する SiN 膜を堆積した Si 基板からの反射率プロファイルで、図 1 (b) は compressive 膜のものである。密度と応力との相関については現在検討中である。

図 2 に In-plane ロッキングカーブ測定の結果を示す。図 2 (a) は sc-SSOI 基板を測定したもので、下地からのものと思われるシャープなピークが確認できる。一方、歪 Si 層からのピークは下地からのピークに比べブロードであった。同様に、図 2 (b) に conventional SOI の結果を示す。sc-SSOI 基板ではトップ Si 層からのピークはブロードであったのに対し、conventional SOI 基板では下地からのピークと同等の半値幅となった。このことより、

sc-SSOI 基板歪 Si 層の結晶性劣化が分かる。原因としては、エピタキシャル成長により作成した歪 Si 基板から得られた XRD 測定やその他種々の手法で得られた結果と似ていることから、トップ層転写プロセス前の結晶性を sc-SSOI 基板がそのまま受け継いでいると考えられる。

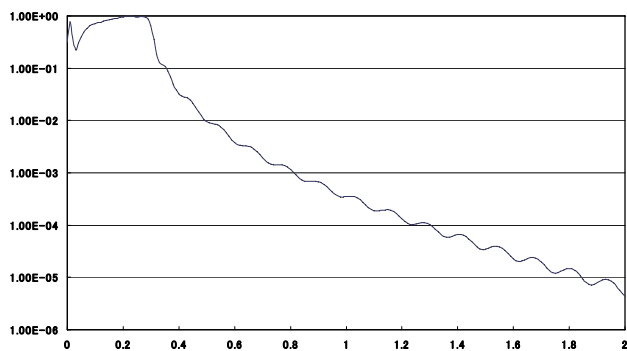
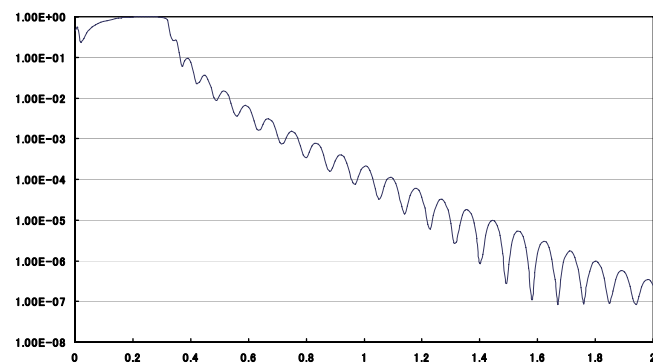


図 1 (a) tensile 応力を有する SiN 膜を堆積した Si 基板からの反射率プロファイル



(b) compressive 応力を有する SiN 膜を堆積した Si 基板からの反射率プロファイル

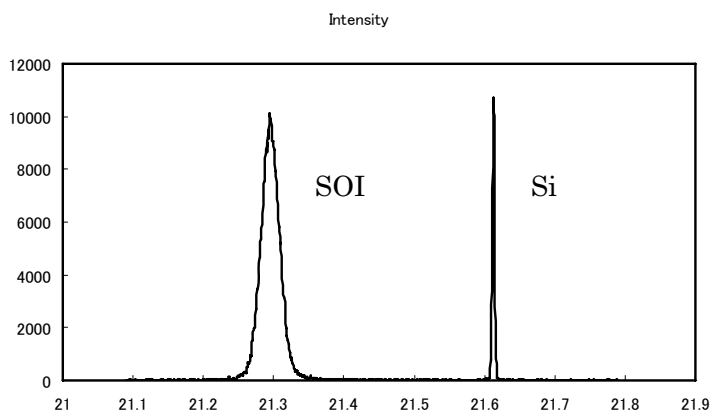
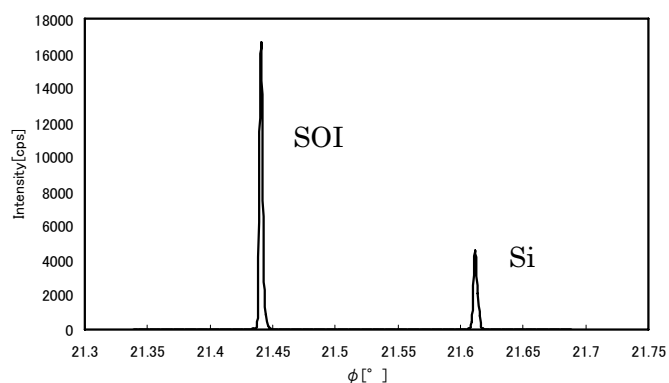


図 2 (a) sc-SSOI 基板の In-plane ロッキングカーブ測定結果



(b) conventional SOI 基板の In-plane ロッキングカーブ測定結果