

硬 X 線光電子分光によるカーボンナノチューブ配線低抵抗化に向けた電極構造の最適化

Structure optimization of via electrodes to realize carbon nanotube interconnects with a lower resistance than that of conventional copper by hard x-ray photoelectron spectroscopy

近藤 大雄, 二瓶 瑞久, 百島 孝, 川端 章夫, 佐藤 信太郎, 野末 竜弘, 栗野 祐二

Daiyu Kondo, Mizuhisa Nihei, Takashi Hyakushima, Akio Kawabata,

Shintaro Sato, Tatsuhiro Nozue, Yuji Awano

MIRAI-Selete

CNT ビア配線における CMP プロセス最適化を目的として、CMP を行った CNT 束上に異なる膜厚の Ti/TiN から成る上部電極を堆積し作製した試料について硬 X 線光電子分光測定を行い、SOG (Spin On Glass) の埋め込みと CMP による平坦化により、何れの条件においても上部電極部のコンタクト層が実現できることを示唆する結果が得られた。

キーワード： LSI、ビア配線、カーボンナノチューブ、硬 X 線光電子分光

はじめに

現在、LSI の金属配線材料として銅が用いられているが、線幅の微細化によって多くの課題が顕在化してきている。その中でも特に問題となっていることとして、エレクトロマイグレーションによる信頼性劣化、電気抵抗の増大、歩留まりの低下、機械的強度の低下などが挙げ

られる。これらの課題解決のために、銅に代わる次世代配線材料としてカーボンナノチューブ (CNT) が注目されている。CNT は従来用いられている銅と比較し、1000 倍高い許容電流密度を有するだけでなく、弾道電子輸送特性、高熱伝導性、高アスペクト比など優れた性質を有することが知られているからである。我々は 22 nm 世代 (hp32 nm) への CNT 配線適用を目指し、LSI 配線の許容プロセス温度に整合する CNT 低温成長技術、及び従来の Si ラインへのインテグレーション可能なプロセス技術の開発を行っている。

これまで、我々は LSI 許容プロセス温度 (400°C) 以下での低温成長技術を開発し、シリコン

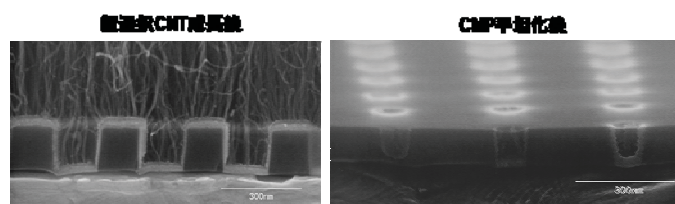


図 1 CVD 成長した CNT 配線、及び CNT 配線を CMP 後に観察した走査電子顕微鏡像。

ロセスと親和性の高い CNT 配線内への絶縁膜埋め込み及び化学機械研磨 (CMP) による平坦化を CNT 配線に適用することで (図 1)、タングステンプラグに匹敵する低抵抗 CNT 配線を実現することに成功した[1]。しかし、銅配線と比較すると CNT 配線は未だ一桁高い抵抗値であるため、低抵抗化に繋がる CNT 密度の向上や CMP プロセスの最適化といったビア作製プロセスの改善が必要となる。低抵抗化の起源の一つとして、CMP により CNT 配線を平坦化することにより従来は酸化が進行していたチタン (Ti) 系金属から形成された上部電極が安定して積層したコンタクト層として存在していることを前回の実験課題 (2007B1861) において見出した。しかし、銅配線と比較すると CNT 配線は一桁高い抵抗値であるため、CMP を用いた場合でも未だ上部電極界面に存在する酸化部分を抑止するための上部電極材料の最適化、また CNT 成長の際に酸化の進行度の少ない下部電極材料の最適化といったビア作製プロセスの改善が必要となる。本実験課題では、上部電極材料の最適化を目的に、異なる CMP 条件で平坦化した絶縁膜埋め込み CNT 配線と上部電極間の界面電子状態を硬 X 線光電子分光により分析することで、CNT ビア配線の低抵抗化に向けた指針を得ることを目指す。

実験

硬 X 線光電子分光は SPring-8 の BL47XU において行った。用いた光のエネルギーは 8 keV、分光器には SES R-4000 を用いた。多層 CNT は熱 CVD 法により成長し、触媒として平均直径 3.8 nm (幾何標準偏差 1.2) にサイズを揃えたコバルト (Co) 微粒子、根元電極金属として 5 nm のチタンナイトライド (TiN) 薄膜を用いた[2]。CNT の CVD 成長にはアセチレン・アルゴンの混合ガスを用い、成長温度 400°C において、多層 CNT が TiN 薄膜上の Co 微粒子から成長することを確認した[3]。CVD 成長後、上部電極作製プロセスとして、SOG の CNT 束内への埋め込み、引き続き CMP を行った。上部電極を化学処理後、上部電極として TiN 及び Ti 薄膜をスパッタ法により異なる膜厚の組み合わせで計 15 nm 堆積した。

実験結果

図 2 は Ti 2p 内殻準位光電子スペクトルである。図には、(a) CVD により TiN 5nm 薄膜上に堆積した Co 微粒子から成長した CNT 束について CMP を行った試料、(b) CMP を行った CNT 束上に上部電極として CNT 束上から順に Ti10nm/TiN5nm を積層した試料、(c) 同様に Ti5nm/TiN10nm を積層した試料、及び (d) TiN15nm を積層した試料を示す。なお、それぞれのスペクトルは全てバックグラウンド強度で規格化されている。図のように、CMP 後に TiN/Ti 薄膜の堆積を行った試料では、Ti ならびに TiN 由来の光電子ピークを観測した。

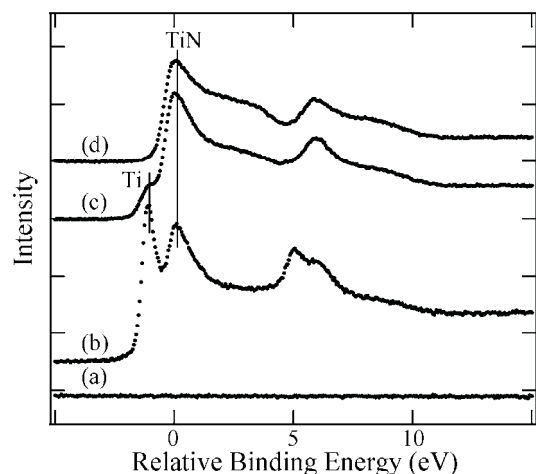


図 2 Ti 2p 内殻準位光電子スペクトル
(a) CNT 束に CMP を行った試料、(b) CMP 後に Ti10nm/TiN5nm を堆積した試料、(c) CMP 後に Ti5nm/TiN10nm を堆積した試料、(d) CMP 後に TiN15nm を堆積した試料。

CMP後のスペクトルでは、Ti由来の光電子ピークを観測しなかったこと、さらに光電子の平均自由行程を考慮して、観測したピークは根元電極ではなく上部電極部分に堆積したTiないしはTiN薄膜由来であると同定した。前回の課題（2007A1912）と同様に、何れの上部電極積層膜構造の試料についてもSOGによるCNT東内の埋め込みとCMPにより、CNT東上部が平坦化され導電性薄膜の積層構造が実現できたことを示す。一方で、Tiの膜厚の違いによって界面のTi成分の強度の変化が観測された。Ti5 nmとTi10 nmを界面に積層した場合を比較すると、Ti5 nmの場合は強度が20%以下と実際の膜厚差と比較して大きく減少していることがわかった。この結果は、Ti薄膜の膜厚が一定以上確保されていない場合は界面においてTiの酸化が進行していることを示唆している。今後は今回得られた上部電極の膜厚構成の依存性から、界面におけるコンタクト層の最適化を行う予定である。

まとめ

CNTビア配線におけるCMPプロセス最適化を目的に、CMPを行ったCNT東上に異なる膜厚のTi/TiNから成る上部電極を堆積し作製した試料について、硬X線光電子分光により分析を行った。実験結果から、SOGの埋め込みとCMPによる平坦化により、何れの条件においても上部電極部のコンタクト層が実現できたことが示唆された。一方で、Ti膜厚のよっては界面部分での酸化が発生しており、銅配線に匹敵する抵抗値とするためには、今後上部電極材料の膜厚や材料の最適化によりビア作製プロセスをさらに改善する必要があることが明らかとなった。

謝辞

本研究はNEDOよりSeleteに委託されたMIRAIプロジェクトの一環として実施された。

関連論文

- [1] M. Nihei *et al.*, IITC2007.
- [2] S. Sato *et al.*, IITC2006.
- [3] A. Kawabata *et al.*, IITC2008.